

РАЗРАБОТКА КАЛЬКУЛЯТОРА НА ПРОГРАММИРУЕМОЙ ЛОГИЧЕСКОЙ ИНТЕГРАЛЬНОЙ СХЕМЕ

Шелле Всеволод Сергеевич

студент

Аверченко Артем Павлович

старший преподаватель

Омский государственный технический университет, г. Омск

Аннотация. В современном мире зачастую используется такое средство, как калькулятор. Калькулятор – один из самых простых и часто используемых механизмов в повседневной жизни. В статье рассмотрена технология разработки калькулятора на программируемой логической интегральной схеме, выполняющая алгебраические действия сложения и вычитания.

Ключевые слова: программируемая логическая интегральная схема, калькулятор, устройство, арифметические действия, число, код

DEVELOPMENT OF A CALCULATOR BASED ON A PROGRAMMABLE LOGIC INTEGRATED CIRCUIT

Schelle Vsevolod Sergeevich

Averchenko Artem Pavlovich

Student, senior lecturer at the Department "Means of communication and information security" of
Omsk state technical University, Omsk, Russia

Annotation. In the modern world, such a tool as a calculator is often used. The calculator is one of the simplest and most frequently used mechanisms in everyday life. The article considers the technology of developing a calculator on a programmable logic integrated circuit that performs algebraic operations of addition and subtraction.

Keywords: programmable logic integrated circuit, calculator, device, arithmetic operations, number, code

Калькулятор – электронное вычислительное устройство для выполнения операций над числами или алгебраическими формулами. Калькулятор заменил механические вычислительные устройства, такие, как абаки, счёты, логарифмические линейки, механические или электромеханические арифмометры, а также математические таблицы (прежде всего — таблицы логарифмов).

Обычный калькулятор выполняет следующие базовые арифметические операции: сложение и вычитание, умножение и деление. Любое число, которое вводится в калькулятор, преобразуется в бинарный код, а результаты в бинарном коде переводятся обратно в десятичную систему и отображаются на дисплее. При наборе числа на клавиатуре в регистры памяти калькулятора вводятся бинарные коды для операндов и арифметических действий (сложения, вычитания, умножения и деления). Арифметический блок выполняет действие и сохраняет результат в одном из регистров. Затем результат пересылается в память дисплея и отображается в десятичной форме на дисплее.

На основе этих принципов в ходе данного курсового проекта был разработан код на языке Verilog сложного функционального цифрового калькулятора на ПЛИС, который выполняет арифметические действия («+», «-») в десятичной системе счисления [1, с.13].

Разработанный код приведен на рисунках 1-2.

```
1 module calculator (clk, save_A, save_B, enter, switch, exitdisplay1, exitdisplay11, exitdisplay2, exitdisplay_znak);
2 input clk;
3
4 input save_A;
5 input save_B;
6 input [3:0] enter;
7 input [3:0] switch;
8
9 reg [3:0] A;
10 reg [3:0] B;
11
12 reg [6:0] value1;
13 reg [6:0] value2;
14 reg [6:0] value3;
15 reg [6:0] znak;
16
17 reg [6:0] display1;
18 reg [6:0] display11;
19 reg [6:0] display2;
20 reg [6:0] display_znak;
21
22
23 output [6:0] exitdisplay1;
24 output [6:0] exitdisplay11;
25 output [6:0] exitdisplay2;
26 output [6:0] exitdisplay_znak;
27
28
29 always @ (posedge clk)
30 begin
31     if (save_A == 1 & save_B == 0) //ввод числа А в память
32     begin
33         case (enter) //комбинации для ввода числа А
34             4'b0000: A = 4'd0;
35             4'b0001: A = 4'd1;
36             4'b0010: A = 4'd2;
37             4'b0011: A = 4'd3;
38             4'b0100: A = 4'd4;
39             4'b0101: A = 4'd5;
40             4'b0110: A = 4'd6;
41             4'b0111: A = 4'd7;
42             4'b1000: A = 4'd8;
43             4'b1001: A = 4'd9;
44         endcase
45     end
46     case (A) //вывод введенного числа А на дисплей
47         4'd0: display11 = 7'b1000000;
48         4'd1: display11 = 7'b1111001;
49         4'd2: display11 = 7'b0100100;
50         4'd3: display11 = 7'b0110000;
51         4'd4: display11 = 7'b0011001;
52         4'd5: display11 = 7'b0010010;
53         4'd6: display11 = 7'b0000010;
54         4'd7: display11 = 7'b1111000;
55         4'd8: display11 = 7'b0000000;
56         4'd9: display11 = 7'b0010000;
57     endcase
58 end
```

```

60   if (save_B == 1 & save_A == 0) //ввод числа В в память
61   begin
62       case (enter) //комбинации для ввода числа В
63       4'b0000: B = 4'd0;
64       4'b0001: B = 4'd1;
65       4'b0010: B = 4'd2;
66       4'b0011: B = 4'd3;
67       4'b0100: B = 4'd4;
68       4'b0101: B = 4'd5;
69       4'b0110: B = 4'd6;
70       4'b0111: B = 4'd7;
71       4'b1000: B = 4'd8;
72       4'b1001: B = 4'd9;
73       endcase
74       case (B) //вывод введенного числа В на дисплей
75       4'd0: display11 = 7'b1000000;
76       4'd1: display11 = 7'b1111001;
77       4'd2: display11 = 7'b0100100;
78       4'd3: display11 = 7'b0110000;
79       4'd4: display11 = 7'b0011001;
80       4'd5: display11 = 7'b0010010;
81       4'd6: display11 = 7'b0000010;
82       4'd7: display11 = 7'b1111000;
83       4'd8: display11 = 7'b0000000;
84       4'd9: display11 = 7'b0010000;
85       endcase
86   end
87
88
89   if (save_B == 0 & save_A == 0) //обнуление дисплея
90   display11 = 7'b1000000;
91
92   case (switch)
93   4'b0000: begin //комбинация рычагов для обнуления
94       value2 = 7'd0;
95       value1 = 7'd0;
96       znak = 7'd0;
97       value3 = 7'd0;
98   end
99   4'b0001: begin //комбинация рычагов для сложения
100      value2 = 7'd0;
101      value1 = A + B;
102      if (value1 >= 7'd10) //проверка на десятичный разряд, который уйдет на второй семисегмент
103      begin
104          value1 = value1 - 7'd10;
105          value2 = 7'd1;
106      end
107   end
108   end

```

Рисунок 1. Код на языке Verilog сложно функционального цифрового калькулятора (часть 1)

```

109   4'b0010: begin //комбинация рычагов для вычитания
110       znak = 0;
111       if (A > B)
112       value1 = A - B;
113       else
114       begin
115       value1 = B - A;
116       znak = znak + 1;
117       end
118   end
119
120   case (value1) //вывод единичного разряда на дисплей
121   7'd0: display1 = 7'b1000000;
122   7'd1: display1 = 7'b1111001;
123   7'd2: display1 = 7'b0100100;
124   7'd3: display1 = 7'b0110000;
125   7'd4: display1 = 7'b0011001;
126   7'd5: display1 = 7'b0010010;
127   7'd6: display1 = 7'b0000010;
128   7'd7: display1 = 7'b1111000;
129   7'd8: display1 = 7'b0000000;
130   7'd9: display1 = 7'b0010000;
131   endcase
132
133   case (value2) //вывод десятичного разряда на дисплей
134   7'd0: display2 = 7'b1000000;
135   7'd1: display2 = 7'b1111001;
136   7'd2: display2 = 7'b0100100;
137   7'd3: display2 = 7'b0110000;
138   7'd4: display2 = 7'b0011001;
139   7'd5: display2 = 7'b0010010;
140   7'd6: display2 = 7'b0000010;
141   7'd7: display2 = 7'b1111000;
142   7'd8: display2 = 7'b0000000;
143   7'd9: display2 = 7'b0010000;
144   endcase
145
146   case (znak) //вывод знака при отрицательной разности на дисплей
147   2'd0: display_znak = 7'b1000000;
148   2'd1: display_znak = 7'b0111111;
149   endcase
150   end
151
152   assign exitdisplay11 = display11;
153   assign exitdisplay1 = display1;
154   assign exitdisplay2 = display2;
155   assign exitdisplay_znak = display_znak;
156   assign exitdisplay_ost = display_ost;
157   endmodule
158

```

Рисунок 2. Код на языке Verilog сложно функционального цифрового калькулятора (часть 2)

Принцип действия спроектированного цифрового калькулятора: с использованием периферии учебного стенда «Комплект отладочный на базе ПЛИС», а именно при помощи различных комбинаций переключателей вводятся два числа от 0 до 9, которые отображаются на одном общем семисегментном дисплее. Для вывода результата одной из двух арифметических операций на дисплей необходимо ввести другую комбинацию переключателей. Выполняемые операции: сложение, вычитание (с опознаванием отрицательного результата) [2, с.34].

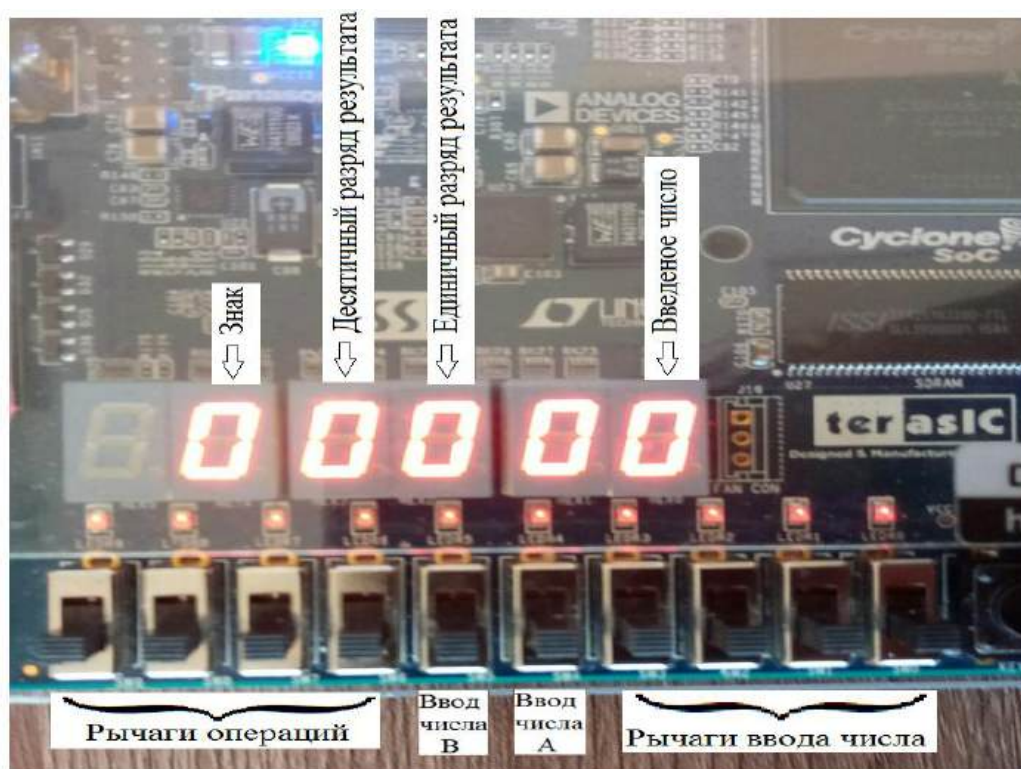


Рисунок 3. Первоначальный вид стенда, запрограммированного на выполнение кода калькулятора

Занесение чисел в регистры памяти калькулятора производится путем ввода бинарных кодов данных чисел с изначальным разрешением на ввод (переключатели под номерами 5 и 6). Занесение в память происходит через различные комбинации переключателей (таблица 1): верхнее положение переключателя соответствует «1», нижнее – «0».

Таблица 1.

Десятичная система счисления	Двоичная система счисления
0	0000
1	0001
2	0010
3	0011
4	0100
5	0101
6	0110
7	0111
8	1000
9	1001

Данная статья выполнялась с целью проектирования сложно функционального цифрового калькулятора на ПЛИС, который выполняет арифметические действия («+», «-») в десятичной системе счисления.

Спроектированный калькулятор был протестирован при помощи программной среды Quartus и с использованием периферии учебного стенда «Комплект отладочный на базе ПЛИС».

Возможности калькулятора: ввод двух чисел от 0 до 9 и арифметические операции над ними с дальнейшим отображением всех результатов на семисегментных дисплеях.

Принцип действия спроектированного цифрового калькулятора:

- 1) занесение чисел в регистры памяти калькулятора путем ввода бинарных кодов данных чисел с изначальным разрешением на ввод;
- 2) отображение каждого из введенных чисел на семисегментном дисплее;
- 3) в зависимости от комбинации переключателей отображение на семисегментных дисплеях результатов сложения, вычитания;
- 4) при переведении переключателей в нижнее положение (логический «0») сброс дисплеев до нуля для дальнейшей работы с калькулятором.

Список литературы:

1. Стешенко, В.Б. ПЛИС фирмы ALTERA: проектирование устройств обработки сигналов / В.Б. Стешенко. - Москва: Додэка, 2000. — 128 с.
2. Попок, А.Ю. Проектирование цифровых устройств с использованием ПЛИС / А.Ю. Лукаш. – М.: Изд-во МГТУ им. Н.Э. Баумана, 2009. – 80 с.
3. DE1-SoC User Manual